

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-157815

(43)Date of publication of application : 18.06.1990

(51)Int.Cl. G02F 1/133
G09G 3/36

(21)Application number : 63-313456

(71)Applicant : MATSUSHITA ELECTRIC IND
CO LTD

(22)Date of filing : 12.12.1988

(72)Inventor : TAKEDA YOSHIYA
MINAMINO YUTAKA
NAGATA SEIICHI

(54) DRIVING METHOD FOR DISPLAY DEVICE

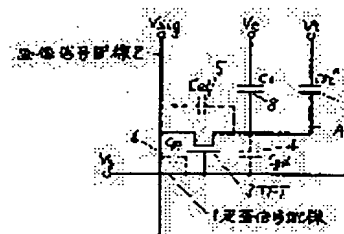
(57)Abstract:

PURPOSE: To decrease signal driving energy consumption and to improve a picture quality by applying a picture signal voltage to the picture element electrode of an active matrix display device during the turned-on period of a switching element, and applying a modulating signal whose voltage reversely changes at every other fields during the turned-off period.

CONSTITUTION: When the switching element is a thin film transistor (TFT), a potential change $C_{gd}V_g$ of the picture signal induced through an inter-gate drain capacity C_{gd} is generated in a negative direction by a potential change V_g of a scanning signal. At such a time, modulating signal widths $V_e (+)$ and $V_e (-)$ impressed at every field through accumulated capacity C_s are applied. Thus, potential changes $C_sV_e (+)$ and $C_sV_e (-)$ are generated at a picture electrode respectively in the negative and positive directions, and they are superimposed on the potential change $C_{gd}V_g$. At such a time, when a relation shown in an expression is satisfied, and a value ΔV^* is the threshold voltage of the liquid crystal, a part of the liquid crystal driving power is supplied from the coupled potential of synthetic capacity C_t , and the picture driver driving power is decreased.

$$C_s V_e (+) + C_{gd} V_g (-) / C_t = \Delta V^*$$

$$C_t = C_s + C_{gd} + C_{id} + C_{ic}$$



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2568659号

(45) 発行日 平成9年(1997) 1月8日

(24) 登録日 平成8年(1996)10月3日

(51) Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 5 0		G 0 2 F 1/133	5 5 0
	5 2 5			5 2 5
G 0 9 G 3/36			G 0 9 G 3/36	

請求項の数11(全 19 頁)

(21) 出願番号	特願昭63-313456	(73) 特許権者	999999999 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	昭和63年(1988)12月12日	(72) 発明者	武田 悦矢 大阪府門真市大字門真1006番地 松下電 器産業株式会社内
(65) 公開番号	特開平2-157815	(72) 発明者	南野 裕 大阪府門真市大字門真1006番地 松下電 器産業株式会社内
(43) 公開日	平成2年(1990)6月18日	(72) 発明者	永田 清一 大阪府門真市大字門真1006番地 松下電 器産業株式会社内
		(74) 代理人	弁理士 滝本 智之
		審査官	宮本 昭彦

最終頁に続く

(54) 【発明の名称】 表示装置の駆動方法

1

(57) 【特許請求の範囲】

【請求項1】 容量を介して第1の配線に接続された画素電極をマトリックス状に有し、かつ前記画素電極には画像信号配線と走査信号配線に電気的に接続されたスイッチング素子が接続され、前記画素電極と対向電極の間に保持された表示材料を交流駆動する表示装置において、前記対向電極には一定の電圧を与え、前記スイッチング素子のオン期間に画像信号電圧を画素電極に伝達し、前記スイッチング素子のオフ期間であって、前記スイッチング素子の次のオン期間までの間に、前記第1の配線に1垂直走査期間毎に電圧が逆向きに変化する変調信号を与えることにより、前記画素電極の電位を変化させ、前記電位の変化と前記画像信号電圧とを相互に重畳及び、または相殺させて前記表示材料に電圧を印加することを特徴とする表示装置の駆動方法。

2

【請求項2】 容量を介して第1の配線に接続された画素電極をマトリックス状に有し、かつ前記画素電極には画像信号配線と走査信号配線に電気的に接続されたスイッチング素子が接続され、前記画素電極と対向電極の間に保持された表示材料を交流駆動する表示装置において、前記対向電極の電位が電気的に浮遊の状態に保持され、前記スイッチング素子のオン期間に画像信号電圧を画素電極に伝達し、前記スイッチング素子のオフ期間であって、前記スイッチング素子の次のオン期間までの間に、前記第1の配線に1垂直走査期間毎に電圧が逆向きに変化する変調信号を与えることにより、前記画素電極の電位を変化させ、前記電位の変化と前記画像信号電圧とを相互に重畳及び、または相殺させて前記表示材料に電圧を印加することを特徴とする表示装置の駆動方法。

【請求項3】 スwitchング素子のオン期間に伝達する画

像信号電圧が表示画面の1走査線毎に信号電圧の極性を反転し、前記スイッチング素子のオフ期間に前記第1の配線に与える前記変調信号が1操作線毎に極性を反転することを特徴とする請求項1または2何れかに記載の表示装置の駆動方法。

【請求項4】スイッチング素子のオフ期間に第1の配線に印加する極性を反転した変調信号 V_e (+)、 V_e (-)の絶対値が異なることを特徴とする請求項3記載の表示装置の駆動方法。

【請求項5】スイッチング素子のオン期間終了以前に変調信号の電位の一部を変化させることを特徴とする請求項4記載の表示装置の駆動方法。

【請求項6】スイッチング素子がTFT（薄膜トランジスタ）であり、1走査線毎に与える極性を反転した正負の変調信号を各々 V_e (+)、 V_e (-)、走査信号の電位変化を V_g と定義し、蓄積容量、ゲート・ドレイン間容量、ソース・ドレイン間容量を各々 C_s 、 C_{gd} 、 C_{sd} とすると、前記変調信号 V_e (+)、 V_e (-)と走査信号電圧の変化 V_g の関係が

$$C_s V_e (+) + C_{gd} V_g = C_s V_e (-) - C_{gd} V_g$$

を満足することを特徴とする請求項4記載の表示装置の駆動方法。

【請求項7】液晶表示装置の対向電極の電位が信号電圧の平均的中心電位に一致することを特徴とする請求項1または3何れかに記載の表示装置の駆動方法。

【請求項8】第1の配線が走査信号配線と共用される電気的構成をなし、変調信号を走査信号に重畳して走査信号配線に印加することを特徴とする請求項1または2何れかに記載の表示装置の駆動方法。

【請求項9】対向電極、信号配線、表示電極間の平均的直流電圧が $C_{gd} V_g / \Sigma C$ より小であることを特徴とする請求項1～8何れかに記載の表示装置の駆動方法（但し、 ΣC :1画素当りに有する全静電容量）。

【請求項10】液晶の透過率が変化する電圧範囲を V_{th} から V_{max} とし変調信号を V_e (+)および V_e (-)、蓄積容量、ゲート・ドレイン間容量、ソース・ドレイン間容量、液晶の容量を各々 C_s 、 C_{gd} 、 C_{sd} 、 C_{lc} とすると、

$$\Delta V^* = (V_e (+) + V_e (-)) C_s / 2 C_t$$

$$C_t = C_s + C_{gd} + C_{sd} + C_{lc}$$

により定義される ΔV^* が

$$V_{th} \leq \Delta V^* \leq V_{max}$$

を満足するように V_e (+)、 V_e (-)と設定することを特徴とする請求項1～9何れかに記載の表示装置の駆動方法。

【請求項11】 ΔV^* が

$$\Delta V^* = (V_{max} + V_{th}) / 2$$

を満足するように設定することを特徴とする請求項10記載の表示装置の駆動方法。

【発明の詳細な説明】

産業上の利用分野

本発明は薄膜トランジスタ（以下TFTと呼ぶ）等のスイッチング素子と画素電極とをマトリックス状に有するアクティブマトリックスを用いて、液晶などの表示材料を交流駆動して画像表示をおこなう表示装置の駆動方法、および駆動電圧の設定法に関し、a) 駆動電力の低減、b) 表示画質の改善、c) 駆動信頼性の向上を目的とするものである。

従来の技術

- 10 アクティブマトリックス液晶表示装置による表示画質は近年きわめて改善され、CRTのそれに匹敵すると言われるまでに達している。しかしながら、第1に画質の面では、フリッカー・画面上下方向の輝度変化即ち輝度傾斜・固定画像を表示した直後に前記固定画像のイメージが焼き付いたように残存する画像メモリ現象・階調表示性能等は未だCRTに比べると遜色がないとは言えない。また、表示装置内部の各種の寄生容量を通じて、不可避免的に同装置内部に発生する直流（DC）電圧やクロストークの悪影響の課題を根本的に解決する技術は未だ報告されていない。

- フリッカーの改善策としては以下の技術が公知である。即ち、表示画面のフィールド毎に信号電圧の極性を反転するものとしては、特開昭60-151615号公報、同61-256325号公報、同61-275823号公報等に記載のものがある。また表示画面の1走査線毎に信号電圧の極性を反転するものとしては、特開昭60-3698号公報、同60-156095号公報、同61-275822号公報等に記載のものがある。また、フィールド反転をしながら且つ走査線毎の反転を行なうものに特開昭61-275824号公報に記載のものがある。

- しかしこれらの方法は、以下に述べる液晶等表示材料の誘電異方性や表示装置内部の寄生容量等により不可避免的に発生するDC電圧の補償がされておらず、基本的に（表示絵素毎に）フリッカーを減少させるのではなく、総合して見かけ上のフリッカーを減少させたものである。

- また特殊なアクティブマトリックス構成例に於て、クロストークを減少させるものとして、K. オキ (Okai) 他: ユーロ ディスプレイ (Euro Display) '87 P55 (1987) 記載の技術が公知である。本例では走査信号を印加する前に走査信号配線に（走査信号以外に）参照信号を付加する事により、画像信号振幅を減少させ、もってクロストークを減少させるものである。他のクロストーク対策としてW. E. ハワード (Howard) 他: I. D. R. C (International Display Research Conference) '88 P230 (1988) 記載の技術が公知である。この方法は画像信号を供給した後、クロストーク電圧分を補償するものである。これらには後述の液晶の誘電異方性によるDC電圧を補償する考慮は特になされていない。

表示画像の輝度傾斜・階調表示性能の向上を直接の目的とするものは知られていない。

次に、液晶の誘電異方性により表示装置内に不可避免的に発生するDC電圧を補償し、基本的にフリッカーを減少させ、且つ駆動信頼性を向上させることを意図した公知文献として、以下の2件がある。第1は、T. ヤナギサワ (Yanagisawa) 他：ジャパン ディスプレイ (JAPAN DISPLAY) '86 P192 (1986) である。本先例は、画像信号電圧 (V_{sig}) の振幅中心電圧 (V_c) に対して正側と負側の振幅を変えることにより、このDC電圧を補償するものである。第2の先例は、K. スズキ (Suzuki)：ユーロ ディスプレイ (Euro Display) '87 P107 (1987) である。本例では、走査信号の後に負の付加信号 (V_e) を印加して補償しようとするものである。

第3に、TFTのゲート・ドレイン間の寄生容量 C_{gd} を通じて走査信号が表示電極電位に影響を及ぼし、画像信号配線の平均的電位と表示電極の平均的電位との間に直流電位差を発生する。液晶交流駆動するに際し、表示電極と対向電極間の平均的DC電位差を零とするよう表示装置の各部電位を設定すると、前記直流電位差は画像信号配線と対向電極間に不可避免的に現われる。この直流電位差は画像メモリー等の重大な表示欠陥を誘起する。しかし、この直流電位差を根本的に零とするよう補償する方法は未だ報告されていない。

第4に、液晶表示装置は駆動電力が小さいのが特徴であるにもかかわらず、液晶画像表示装置では、アナログ信号を取り扱い且つその信号出力回路数が膨大であるため、駆動回路での消費電力が大きく (数百mW) なっている。このことは携帯型装置として乾電池電源等で動作させるには適当でないほどの消費電力である。従って、より低消費電力の駆動法開発が要望される。

発明が解決しようとする課題

本発明は上述の課題、即ち、表示画質・駆動信頼性の改善、更に表示装置駆動電力の低減化を目的とするものである。

課題を解決するための手段

容量を介して第1の配線に接続された画素電極をマトリックス状に有し、かつ前記画素電極には画像信号配線と走査信号配線に電気的に接続されたスイッチング素子が接続され、前記画素電極と対向電極の間に保持された表示材料を交流駆動する表示装置において、前記スイッチング素子のオン期間に画像信号電圧を画素電極に伝達し、前記スイッチング素子のオフ期間であって、前記スイッチング素子の次のオン期間までの間に、前記第1の配線に1垂直走査期間 (1フィールド) 毎に電圧が逆向きに変化する変調信号を与えることにより、前記画素電極の電位を変化させ、前記電位の変化と前記画像信号電圧とを相互に重畳及び、または相殺させて前記表示材料に電圧を印加する。

作 用

例えばスイッチング素子がTFT (薄膜トランジスタ) である場合、走査信号の電位変化 V_g がゲート・ドレイン間容量 C_{gd} を介して誘起される画像信号との電位変化 $C_{gd}V_g$ が負方向に発生する。

本発明では、蓄積容量 C_s を介して1フィールド毎に印加する変調信号幅 V_e (+)、 V_e (-) を与えることにより、画像電極に、負方向に C_sV_e (+)、正方向に C_sV_e (-) の電位変化が発生し、上述の電位変化 $C_{gd}V_g$ に重畳される。これらの電位変化の関係が次式を満足するように設定できる。

$$\begin{aligned} & (C_sV_e (+) + C_{gd}V_g) / C_t \\ & = (C_sV_e (-) - C_{gd}V_g) / C_t \\ & = \Delta V * \end{aligned}$$

この $\Delta V *$ の値が液晶のしきい値電圧以上である場合液晶駆動電圧の一部をこの容量結合電位から供給することになり画像信号ドライバーの出力振幅を減少させ、駆動電力の低減することができる。

それにより、液晶の誘電異方性、及び走査信号がゲート・ドレイン間容量を介して誘起する直流成分の少なくとも一部分を補償し、フリッカー・画像メモリー等の発生要因を除去し、高品質の表示を可能とし、表示装置の駆動信頼性を高めることができる。

実施例

以下に本発明の理論的背景を述べる。

第1図に、TFTアクティブマトリックス駆動LCDの表示要素の電気的等価回路を示す。各表示要素は走査信号配線1、画像信号配線2の交点にTFT3を有する。TFTには寄生容量として、ゲート・ドレイン間容量 C_{gd4} 、ソース・ドレイン間容量 C_{sd5} 及びゲート・ソース間容量 C_{gs6} がある。更に意図的に形成された容量として、液晶容量 C_{lc7} 、蓄積容量 C_{s8} がある。

これらの各要素電極には外部から駆動電圧として、走査信号配線1には走査信号 V_g を、画像信号配線2には画像信号電圧 V_{sig} を、蓄積容量 C_s の一方の電極には1フィールド毎に反転する画像信号の極性に対応して変調信号 V_e (+)、 V_e (-) を、液晶容量 C_{lc} の対向電極には各フィールド毎に一定の電圧を印加する。上記した寄生ないし意図的に設置した各種の容量を通じて駆動電圧の影響が画素電極 (第1図A点) に現われる。

n番目の走査線に関連する電圧の変化成分として定義した第2図 (a) ~ (d) に示す V_g 、 V_e (+)、 V_e (-)、 V_t 及び V_{sig} を第1図の各点に各々印加すると、容量結合による画素電極の電位変化 $\Delta V *$ は、偶、奇それぞれのフィールドで式 (1)、(2) で表わされる (但し、TFTをオンする事による、画像信号配線からの電導によるA点の電位変化成分を除く)。

$$\begin{aligned} & \Delta V * + \\ & = (C_sV_e (+) + C_{gd}V_g \pm C_{sd}V_{sig}) / C_t \quad \cdots (1) \end{aligned}$$

$$\begin{aligned} & \Delta V * - \\ & = (C_sV_e (-) - (C_{gd}V_g \pm C_{sd}V_{sig}) / C_t \quad \cdots (2) \end{aligned}$$

$$C_t = C_s + C_{gd} + C_{sd} + C_{lc}^* \\ = C_p + C_{sd} + C_{lc}^* = \Sigma C$$

ここに、上式の第2項は走査信号 V_g がTFTの寄生容量 C_{gd} を通じて画素電極に誘起する電位変化である。第1項は第1の変調電圧の効果を表わす。第3項は画像信号電圧が寄生容量を通じて画素電極に誘起する電位変化を示す。 C_{lc}^* は、信号電圧(V_{sig})の大小により液晶の配向状態が変化するに連れて、その誘電異方性の影響を受けて変化する液晶の容量である。従って、 C_{lc}^* 、及び ΔV^* は液晶容量の大($C_{lc}(h)$)小($C_{lc}(l)$)に各々対応する。 $(C_{gd}$ はゲート・信号電極間の容量であるが、走査信号配線、画像信号配線共に低インピーダンス電源で駆動されていること、及びこの結合は直接表示電極電位に影響しないため無視する)。

偶、奇フィールドでの電位変化 ΔV^*_{-} 、 ΔV^*_{+} を等しくすれば、走査信号 V_g が寄生容量 C_{gd} を通じて画素電極電位に及ぼす直流的電位変動を補償できる。こうして液晶には直流電圧がかからず、対称な交流駆動が可能となる。即ち次式を満足することである。

$$(C_s V_e(+)) + C_{gd} V_g - C_{sd} V_{sig} \\ = (C_s V_e(-)) - (C_{gd} V_g - C_{sd} V_{sig}) \quad \dots (3)$$

V_{sig} は各走査線毎に反転する信号をあたえるので各フィールドで第3項 $C_{sd} V_{sig}$ の効果は相殺される。従って次(3)は

$$(C_s V_e(+)) + C_{gd} V_g = (C_s V_e(-)) - C_{gd} V_g \quad \dots (4)$$

と簡化される。

注意すべき第1の点は、画素電極に誘起される電位 ΔV^* は、偶、奇各フィールドで対向電極に対して液晶容量に無関係に正負等しくできることである。

注意すべき第2の点は、(3)、(4)式に C_{lc}^* が現われないことである。即ち、(3)、(4)式が満たされる条件で駆動すれば液晶の誘電異方性の影響は消失し、 C_{lc}^* に起因するDC電圧は表示装置内部に発生しないことである。

さらに第3の点は(3)、(4)式を満たした駆動条件では、走査信号 V_g が寄生容量 C_{gd} を通じて画像信号配線と表示電極間に誘起する直流電位をも相殺し零とすることが出来る。また本発明の駆動法では各フィールド毎に対向電極の電位に対して正負逆極性の信号を与えるので2フィールドをみれば画素電極、信号電極、対向電極の各電位間には直流電界は生じないことである。液晶にたいして直流電圧を与えない駆動法なので信頼性上有利である。

更に注意すべき第4の点は、条件式(3)、(4)が表示装置側で任意設定可能な2個の電圧パラメータ $V_e(+)$ と $V_e(-)$ を有することである。この為、 $V_e(+)$ と $V_e(-)$ を(3)、(4)式に合わせて制御すれば、画素電極に現われる電位変動 ΔV^* を任意の大きさに設定できる。この ΔV^* を液晶のしきい値電圧以上

に設定すれば V_{sig} を小さくできる。更に、 V_{sig} を小さくすることはアナログ信号を制御する画像信号駆動回路の出力振幅を小さくし、振幅の自乗に比例して同回路の消費電力を減少させる。カラー表示の場合には同様にアナログ信号を取り扱うクロマICの省電力にも結びつく。一方、 V_e はデジタル信号であり、当該ICはオン/オフ制御される。従って、変調信号 $V_e(+)$ 、 $V_e(-)$ を印加しても相補型MOSICで構成した駆動系全般としては省電力化に結びつく。

10 後述の実施例の装置に用いた上記容量・電圧パラメータの概略値を掲げる。

$$C_s = 0.68 \text{ pF}, C_{lc}(h) = 0.226 \text{ pF}, C_{lc}(l) = 0.130 \text{ pF}, \\ C_{gd} = 0.059 \text{ pF}, C_{sd} = 0.001 \text{ pF}, \\ V_g = 15.5 \text{ V}, V_e(+)= -2.5 \text{ V}, V_e(-)= +4.9 \text{ V}, V_t = 0 \text{ V}, V_{sig} = \pm 2.0 \text{ V}.$$

上記パラメータを考慮すると式(3)の第3項は実質的に無視することができ式(4)となり

$$(V_e(-) - V_e(+)) = 2 C_{gd} V_g / C_s \quad \dots (4a)$$

となる。

20 第2図(e)、(f)は第1図の表示要素の各電極に駆動信号 V_g 、 V_{sig} 、変調信号 V_e が入力された場合の画素電極(第1図A点)の電位変化を示す。例えば奇フィールドで V_{sig} が(d)図の実線のように $V_s(h)$ にあるとき、 $T=T_1$ で走査信号 V_g が入ると、TFTは導通しA点の電位 V_a を $V_s(h)$ と等しくなるまで充電する。 $T=T_2$ でTFTがオフになる前(のぞましくはTFTが導通状態にある T_1 から T_2 の間)に V_e には負方向に $V_e(-)$ の信号を与えておく。次に走査信号が消えると、この V_g の変化は C_{gd} を通じてA点では ΔV_g の電位変動として現われる。更に遅れ時間 τ_d 後の $T=T_4$ に於て V_e が正方向に $V_e(-)$ 変化すると、この影響が図のように電位 V_a の正方向変位として現われる。その後、 $T=T_5$ で V_{sig} が、 $V_s(h)$ から $V_s(l)$ に変化すると同様にA点の電位変動が現われる。この容量結合成分を合わせて図では ΔV^* として示す。

その後偶フィールドで走査信号が入力された場合には、TFTはA点を V_{sig} の低レベル $V_s(l)$ まで充電する。TFTがオフとなると、上記と同様に容量結合電位 ΔV^* が現われる。上記のようにTFTがオフする時、 V_{sig} が高レベル、 V_e が低レベルにある場合に、あるいはその逆に V_{sig} が低レベル、 V_e が高レベルにあり、TFTがオフ後 V_e が変動する場合には、画像信号振幅 V_{sigpp} に対し、画素電極電位の変化幅 V_{eff} は図示のようにほぼ $2 \Delta V^* + 2 V_{sigpp}$ となり、両者は相互に重畳し合う。換言すると、画像信号出力ICの出力振幅を $2 \Delta V^*$ だけ減少させることができる。(以下、 V_e と V_{sig} が上記の位相関係にある場合を逆相という)

一方、変調信号 V_e に対し、 V_{sig} が(d)図点線のような位相関係にあるとき(以下、同相という)、A点の画素電極電位の変化幅はほぼ $2 \Delta V^* - 2 V_{sigpp}$ となり、

ΔV^* と V_{sig} は相互にその一部を相殺しあう。

第3図は液晶の印加電圧対透過光強度の関係を示すとともに、 ΔV^* および V_{sig} により透過光を制御する電圧範囲の例を示す。液晶の透過光が変化する電圧範囲は液晶のしきい値電圧 V_{th} から飽和電圧 V_{max} までである。 ΔV^* が V_{th} 以上に設定すれば位相制御を行わない場合、必要最大信号電圧は $(V_{max}-V_{th})$ となる。 ΔV^* による印加電圧を V_{CT} に設定し、信号電圧の振幅と位相を制御すれば、必要最大信号振幅電圧は $(V_{max}-V_{th})/2$ 程度に減少させることができる。前記した本発明の目的の一つである画像信号振幅を減少させる効果を有しているのは上述の通りである。

第4図に、第2図(b)の波形を更に改良した駆動法を示す。基本的相違点は偶フィールドの $T=T_4$ から T_1' 間と、奇フィールドの $T=T_4'$ から T_1 まで間とは、 V_e が各々異なる電圧に設定されていることである。即ち、第4図(b)図点線丸内に示すように $T=T_2$ においては V_e の電圧を変化させず、 $T=T_3$ において $V_e(-)$ だけ正方向に変化させ、 $T=T_2'$ において(TFTがオンしている期間内、または当該TFTがオフする以前) V_e を一旦変化させ、その後 V_g による走査が完了後(TFTがオフとなった後)、 $T=T_4'$ において、 $V_e(+)$ だけ負方向へ減少した変調信号を印加する。このようにTFTがオンしている期間に、式(4)を満足しつつ、変調信号の電位を変化させることが可能である。

今、第3図のように ΔV^* による変調電位の効果として3.4Vを必要とする場合、式(4a)のより、 $T=T_3$ に於ける V_e の負から正方向への振幅は4.95V、 $T=T_3'$ に於ける正から負方向への振幅は2.50Vに設定すればよい。両者の電圧差2.45Vを第4図ではTFTのオン期間中に V_e の電位変動として与えている。

以下実施例をもとに本発明を説明する。

実施例1

第5図に本発明の第1の実施例の装置の回路図を示す。11は走査駆動回路、12は映像信号駆動回路、13は第1の変調回路、14は第2の変調回路である。15a、15b、……15zは走査信号配線、16a、16b、……16zは画像信号配線、17a、17b……17zは蓄積容量 C_s の共通電極、18a、18b……18zは液晶の対向電極である。

本実施例では上記のように、蓄積容量及び対向電極が走査信号配線毎に分離して形成されており、変調信号も各々の走査信号配線に対応して印加される。走査信号・変調信号のタイムチャートを第6図に示す。本図はN番目の走査信号配線と、N+1番目の走査信号配線に対する走査信号・変調信号を示している。変調信号・画像信号、及び ΔV^* 、 V_{sig} の相互関係は、本質的には第2図と同等である。即ち、映像信号・変調信号の極性は1フィールド毎に反転する。

本実施例では、フリッカーが少なく信号電圧の出力振幅を僅か3Vppで、黒から白までの全域を駆動できコント

ラストの良い表示が可能であった。また各電極間の直流成分がほとんどなく液晶の長期信頼性も良好であった。なお、表示映像の輝度調整は変調信号の振幅 ΔV^* を変化させて行なった。

実施例2

上記実施例1と同じ第5図の回路において、第7図に示す V_e の電圧波形が第1の実施例と異なる偶フィールドと奇フィールドで V_e が異なる電圧設定にしていることである。変調信号 $V_e(N)$ 、 $V_e(N+1)$ の負方向への変位を第7図のように2段階に変化させた。即ち、当該TFTのオン期間に V_e 電位を一旦変化させ、TFTがオフ状態になって後、正方向への変位に比べ振幅の減少した負方向への変調信号を印加した。

本実施例では、第1の実施例の効果に加え、第2図と第4図の比較からもわかるようにTFTをオンしている期間に V_e の負方向への電圧変化が小さくなるから信号電圧に対して必要なゲート電圧も減少した。

実施例3

実施例1、2の場合と使用する回路、 V_g と V_e の電圧波形は同じで、各走査線に対応して V_t の電圧波形が波線のように各フィールドで反転するようにする。しかもTFTのオン期間に、TFTオフ後に V_e の変化する方向と逆の方向へ反転するようにする。このようにすると V_e の変調電圧 $V_e(+)$ 、 $V_e(-)$ が実施例1、2に比較して小さくできる。

実施例4

第4の実施例の回路を第8図に、本回路に印加する電圧波形を第9図に示す。第9図に於て、21aは第1走査信号配線、21a'は第1走査信号配線に付属する蓄積容量の共通電極線、21zは最終の走査信号配線、21z'は最終の前段の走査信号配線である。本実施例では、蓄積容量 C_s の共通電極を前段の走査信号配線を用いて形成した点が実施例1、2と異なる。従って、変調信号を前段の走査信号配線に印加している。第9図に示すように、N+1番目の走査信号配線への走査が終了した後(遅れ時間 τ_d)、N番目の走査信号配線に印加された変調信号の極性が反転する。

変調信号の極性反転は、N番目とN+1番目の走査信号配線に関し、及び奇偶フィールドに関して、重複して行なっても良いし、フィールドに関してのみ行うこともできる。変調信号の正方向への電位変化量 $V_e(+)$ と、負方向への電位変化量 $V_e(-)$ は各々独立に可変とした。

本実施例の効果は前記第1の実施例と同様であった。

実施例5

実施例4と同じ構成を有する第8図の表示装置を第10図に示す電圧波形で駆動した。実施例4では同一であった電圧波形 V_g の変調後の値が各フィールド毎に異なることである。第10図に示す V_g のような電圧波形とすると実施例4と同様の効果が得られるばかりでなく、駆動に必

要なゲート振幅が小さくなる。

実施例 6

第 6 の実施例の回路を第 11 図に、本実施例で印加する電圧波形を第 12 図に示す。

本実施例では、走査信号配線に変調信号が重複して印加される点は前記実施例 4 と同等であるが、対向電極が対応する走査信号配線毎に分割されておらず、表示装置全体にわたり同一電位であること、及び、画素電極・対向電極間の電氣的極性を 1 走査期間毎 (1H) に変化させた点が前記の各実施例と異なる。第 12 図に於て 22 は走査駆動回路・25 は映像信号駆動回路、26 は第 2 の変調信号発生回路である。25a, 25b, . . . 25z は画像信号配線である。第 12 図に於て Ch (N) ・ Ch (N + 1) は N 番目及び N + 1 番目の走査信号配線に印加される電圧波形を示す。Vt は対向電極電位、Vsig は映像信号電圧波形を示す。又同図は液晶を交流駆動するため奇フィールドと偶フィールドでの電圧波形の相違 (極性反転) をも示している。

図の波形 Ch (N) ・ Ch (N + 1) 中の高い波形 Vg が走査信号、走査信号直後の電位 Ve (+)、Ve (-) のみはそれぞれ独立に制御した。走査信号の印加時間 Ts は 1 走査期間未満で可変制御可能とした。こうして、次段 {Ch (N + 1) } の走査が終了した後、遅れ時間 τd 後に変調信号が印加された。

上記実施例のように走査信号が終了した後の、Ve (-)、Ve (+) 電位を Ve と独立に制御すれば、条件 (4a) を満足させることが出来る。

こうして、1 走査期間毎に画素電極の電位の極性を変化させる本実施例の場合に於いても、Ve (+) と Ve (-) を調整することにより、液晶の誘電率異方性の影響を補償し、且つ画像信号配線と画素電極間に発生する DC 電圧を補償することができた。(当然の結果として、画像信号配線に与える画像信号の平均電位と画素電極の平均電位は等しくなる。) こうして、フリッカー・画像メモリーの主な発生原因を除去し、駆動信頼性を向上させ、更に駆動電力を減少させることが出来た。又この場合には、階調制御性もきわめて向上する。

表示装置としては対向電極の電位を一定とできるので電源出力の数を減少させることができる。信号電圧の中心 Vsigc、対向電圧 Vtc、画素電位の中心電圧 Vpc を一致させることができるので液晶表示装置内で直流成分がほとんどなくなる。

本実施例の装置・駆動方法によりウインドウパターン・カラーバー・解像度チャート等の固定パターンを表示し画像メモリー現像の現れ方を検査した。本実施例の方法でウインドウパターンを 4 時間表示した後パネル全面を中間調表示状態としたが、これら固定パターンの焼き付き現象は認められなかった。

一方、従来駆動法による下記 2 種のパネルの画像焼き付き現象を以下のように比較した。第 1 の比較パネル

は、画素毎に蓄積容量を持たないパネルである。このパネルではゲートに印加する走査信号が寄生容量 Cgd を通じて信号母線と画素電極に誘起する内部 DC 電位差は 3.5 ~ 4.0V である。このパネルにウインドウパターンを 3 分間表示すると明らかな焼き付き現象が観察された。またこのパネルに同様ウインドウパターンを 1 時間表示した場合には以後 3 時間にわたって焼き付き現象は消えなかった。このパネルに他の固定パターンを表示すると同様な焼き付きが観察された。

第 2 の比較パネルは画素毎に 1pF の蓄積容量を持つもので、前記内部 DC 電位差は 0.7 ~ 1.0V のものである。このパネルでは数分の固定パターン表示では明らかな焼き付き現象は認められないが、1 時間の連続表示後には焼き付きが観察されその後数時間残存した。

実施例 7

実施例 5 に於て、第 11 図に示す第 2 の変調信号発生器の電位を浮動とした。即ち、対向電極をどこにも接続せず電位浮動の状態で駆動した。この場合、全ての走査信号線に印加される変調信号 Ve が表示装置内部の静電容量を通じて対向電極にも現われる。表示装置内部には Ve と無関係な電位に保持される画像信号配線が有り、前記対向電極に現われる第 2 の変調信号の振幅は一般に Ve より小さく、前記条件式 (4b') を正確には満たさない。しかしながら第 2 の変調信号発生源を省略でき、省電力効果は大きい。また良好な画像を表示することが可能であり、本発明の目的はほとんどを満たすことが出来る。

実施例 8

第 11 ・ 第 2 の実施例に於て蓄積容量の共通配線 17a、17b, . . . 17z の共通に接続し、更に、対向電極の共通配線 18a、18b, . . . 18z を共通に接続した構成で、1 走査期間毎に表示電極の極性を変化させる前記実施例 4 に類似した駆動を行なった。

実施例 9

第 11 図の回路を用いて、本実施例で印加する電圧波形を第 13 図に示す。第 131 図は本発明第 6 の実施例の第 12 図の走査線に対する印加電圧波形 Ch (N) , Ch (N + 1) を変えたものである。すなわち奇フィールドの Ch (N) では TFT オン期間 Ts の後、電圧を Ve (+) に保ち次段の走査線の電圧 Ch (N + 1) の TFT がオンになってから $\tau d'$ ($0 \leq \tau d' < Ts$) 後に電圧を Ve (-) にしている。偶フィールドでは Ch (N + 1) が奇フィールドの Ch (N) と同様の電圧波形である。第 13 図の電圧波形を用いると Ch (N) の走査線の TFT オンの時の次段の画素電極に与える電圧変動を各フィールドで同一にすることができる。この結果フリッカーが第 12 図の波形を用いたときより減少した。

実施例 10

第 11 図の回路を用いて、本実施例で印加する電圧波形を第 14 図に示す。第 14 図は本発明第 6 の実施例の第 12 図の走査線に対する印加電圧波形 Ch (N) , Ch (N + 1)

10

20

30

40

50

を変えたもう1つの例である。すなわち奇フィールドのCh(N)ではTFTオン期間Tsの後、電圧を0レベルに保ち次段の走査線の電圧Ch(N+1)のTFTがオンになってから $\tau d'$ ($0 \leq \tau d' < Ts$)後に電圧を $V_e(-)$ にしている。一方偶フィールドのCh(N)ではTFTオン期間Tsの後、電圧を0レベルに保ち次段の走査線の電圧Ch(N+1)のTFTがオンになってから $\tau d'$ ($0 \leq \tau d' < Ts$)後に電圧を $V_e(+)$ にしている。奇フィールドのCh(N)と偶フィールドCh(N+1)、偶フィールドのCh(N)と奇フィールドCh(N+1)は、同じの電圧波形である。第14図の電圧波形を用いるとCh(N)の走査線のTFTオンの時の次段の画素電極に与える電圧変動を各フィールドで同一にすることができる。この結果フリッカーが第12図の波形を用いたときより減少する。

実施例9・10は実施例6の他の実施態様を示したものである。これらの実施例では実施例6と同様の効果を有することを確認した。

上記の説明から明らかなように、本発明は以下の顕著な効果を有する。

まず、第1にアクティブマトリックス表示装置の信号駆動回路の出力信号電圧を大幅に減少させ、もってアナログ信号を取り扱う同駆動回路の消費電力を減少させることができる。更に本発明をカラー表示に使用する場合にはクロマICの出力振幅をも減少させ同回路の省電力化も計れる。こうして表示装置全体としての駆動電力の削減が可能となる。一方、上記出力信号電圧の振幅を減少させることは、益々表示の高密度化が要求され信号駆動回路が高周波化されねばならない今日、当該回路の製作をより容易とする、更に、信号増幅器の直線性のよい領域を使用でき、表示品質の改善にもつながると言う副次的利点をも有する。

第2に表示画質を改善できる。実施例2・3のような1フィールド毎の交流駆動に於いても、フリッカーの発生原因を除去する事が出来た。また実施例4では、上記に加え表示輝度の均一化・階調表示性能の顕著な向上が見られた。

第3に、表示装置の信頼性が向上する。これは液晶の異方性・走査信号のCgdを通じた容量結合等により、従来は表示装置内に不可避的に発生したDC電圧を除去したことによる。これらのDC電圧成分は各種の表示欠陥を誘発する原因であった。このDC電圧を除去したことにより、固定画像を表示した直後に発生する画像の焼付け現象が大幅に改善された。更に、式(4)に従った駆動条件は液晶の誘電率異方性の影響を受けない。このことは

表示装置を広い温度範囲で使用する場合等、誘電率そのものが変化してもその影響が現われず、安定した駆動が出来ることを意味する。

以上の説明では、本発明を液晶表示装置を例に説明したが、本発明の思想は他の平板表示装置の駆動にも応用できる。

発明の効果

本発明によれば、アクティブマトリックス表示装置の信号駆動回路の出力信号電圧を大幅に減少させ、もってアナログ信号を取り扱う同駆動回路の消費電力を減少させることが出来るとともに、画質の改善・信頼性の向上を同時に達成できる。

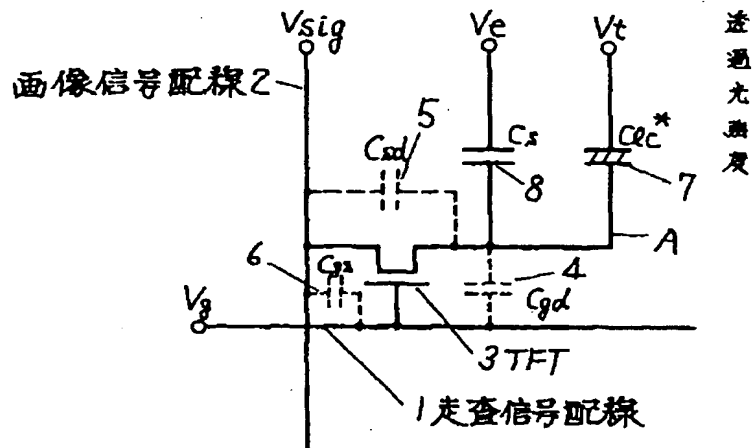
【図面の簡単な説明】

第1図は本発明の原理を説明する為の要素構成を示す等価回路図、第2図及び第4図は第1図の基本構成に印加する電圧波形を示す図、第3図は液晶の透過光強度と印加電圧の関係及び本発明による電圧の効果を示す図、第5図は本発明の第1、第2、第3の実施例の装置の基本構成を示す回路図、第6図は第1の実施例の印加電圧波形を示す図、第7図は第2の実施例の印加電圧波形を示す図、第8図は本発明の第4の実施例の装置の基本構成を示す回路図、第9図は第4の実施例の印加電圧波形を示す図、第10図は第5の実施例の印加電圧波形を示す図、第11図は本発明の第6の実施例の装置の基本構成を示す回路図、第12図は第6の実施例の印加電圧波形を示す図、第13図は第10の実施例の印加電圧波形を示す図、第14図は第11の実施例の印加電圧波形を示す図である。

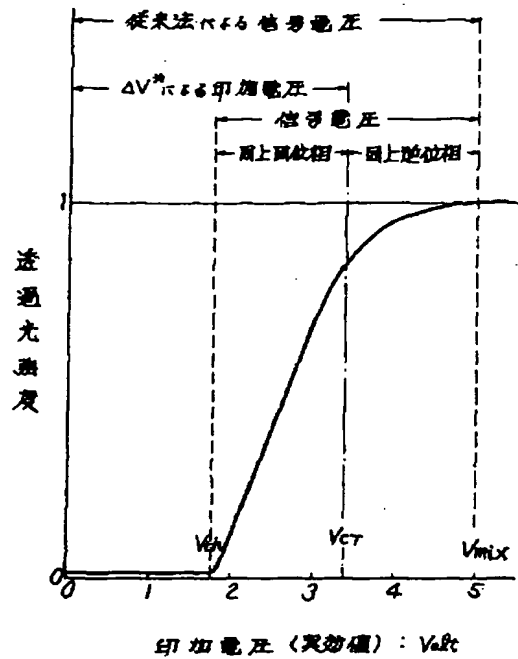
1……走査信号配線、2……画像信号配線、3……TFT、4……ゲート・ドレイン間容量、5……ソース・ドレイン間容量、6……ゲート・ソース間容量、7……液晶容量C_{lc}、8……蓄積容量C_s、V_s(h)・V_s(l)信号電圧の高・低電位、 ΔV^* ……容量結合による画素電極の電位変化、 ΔV_g ……走査信号の容量結合により画素電極に現われる電位変化、V_e……変調信号、V_t……第2の変調信号、V_{sig}……信号電位、V_a……画素電極電位、V_{th}……液晶の光透過開始電圧、V_{max}……液晶の光透過の飽和電圧、11・20・22……走査駆動回路、12・24……映像信号駆動回路、13……変調信号発生器、14・26……第2の変調信号発生器、15a・15b・・・15z・21a・21b・・・21z……走査信号配線、16a・6b・・・16z・25a・25b・・・25z……画像信号配線、17a・17b・・・17z……蓄積容量の共通配線、18a・18b・18z……対向電極の共通配線。

【第1図】

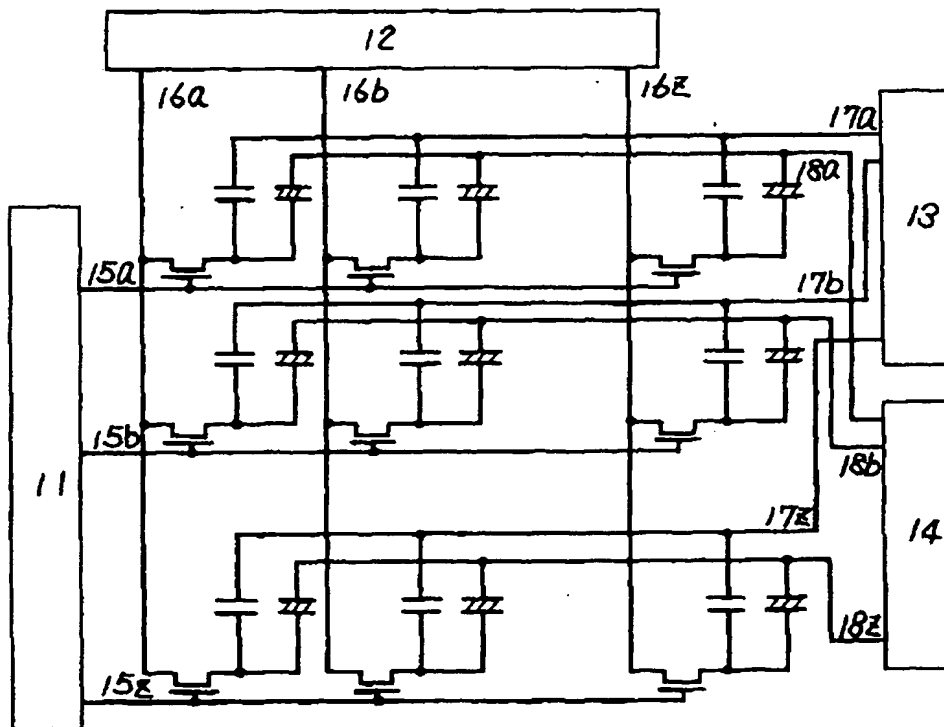
- 4 --- ゲート・ドレイン間容量
 5 --- ソース・ドレイン間容量
 6 --- ゲート・ソース間容量
 7 --- 液晶容量
 8 --- 蓄積容量



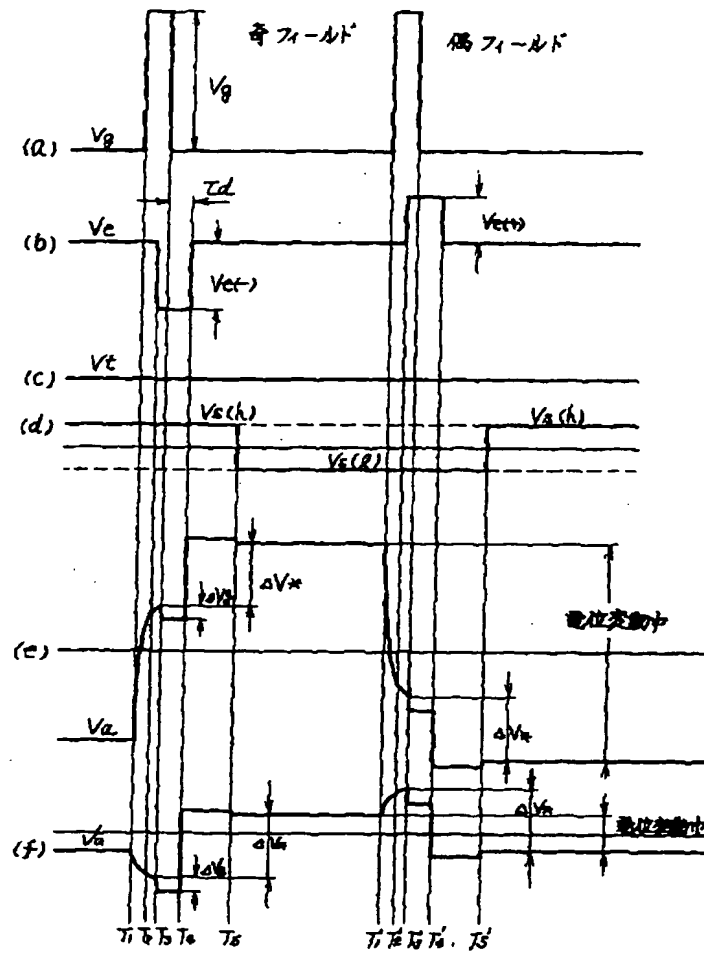
【第3図】



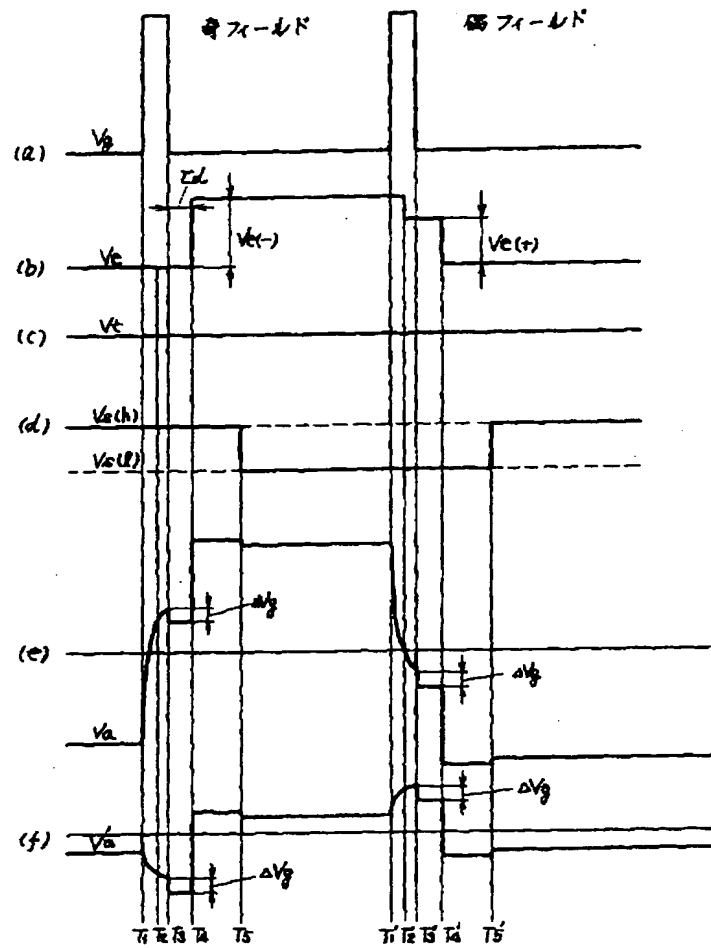
【第5図】



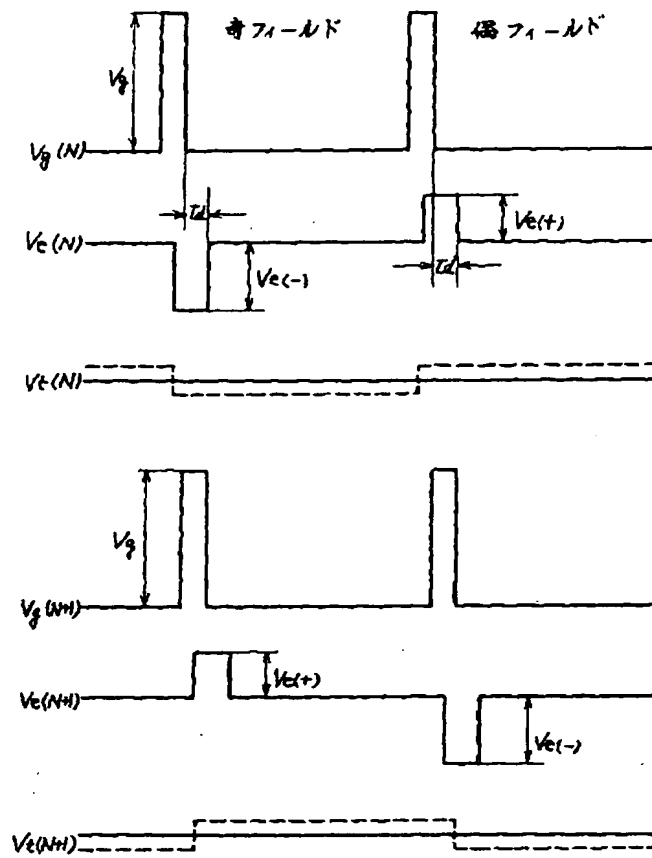
【第2図】



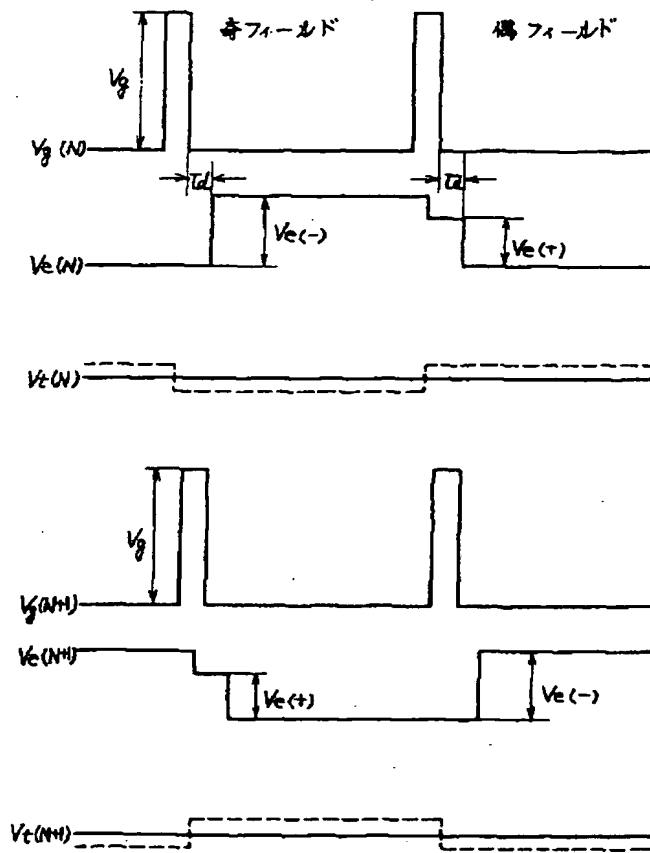
【第4図】



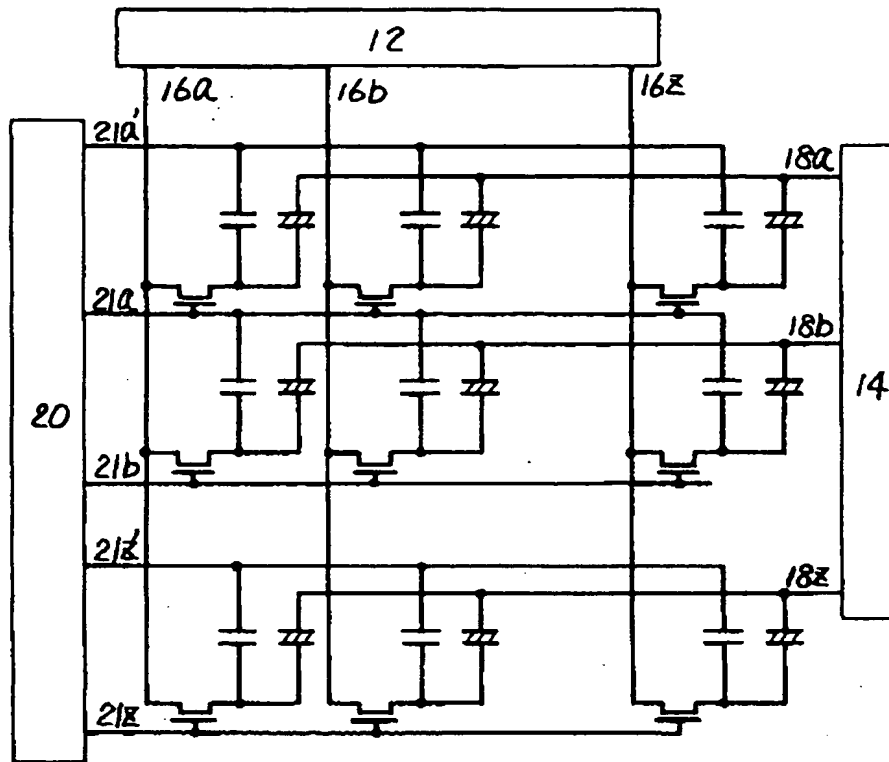
【第6図】



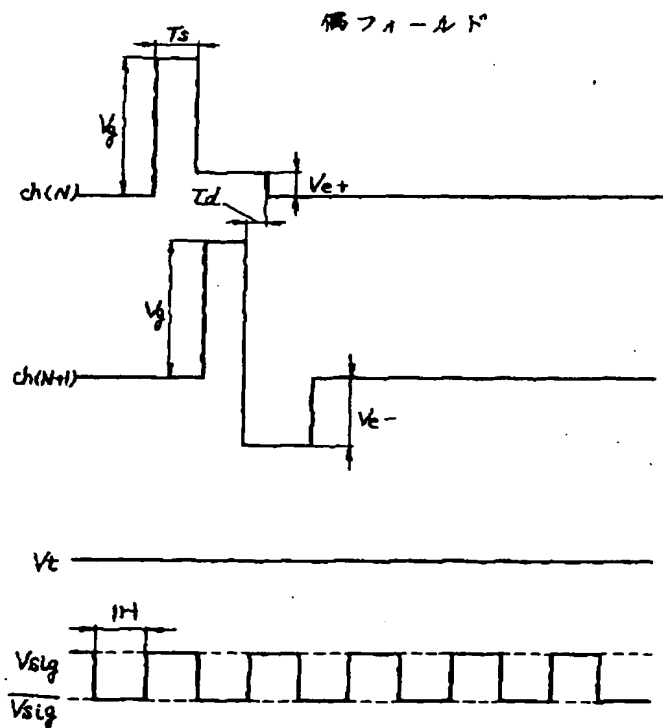
【第7図】



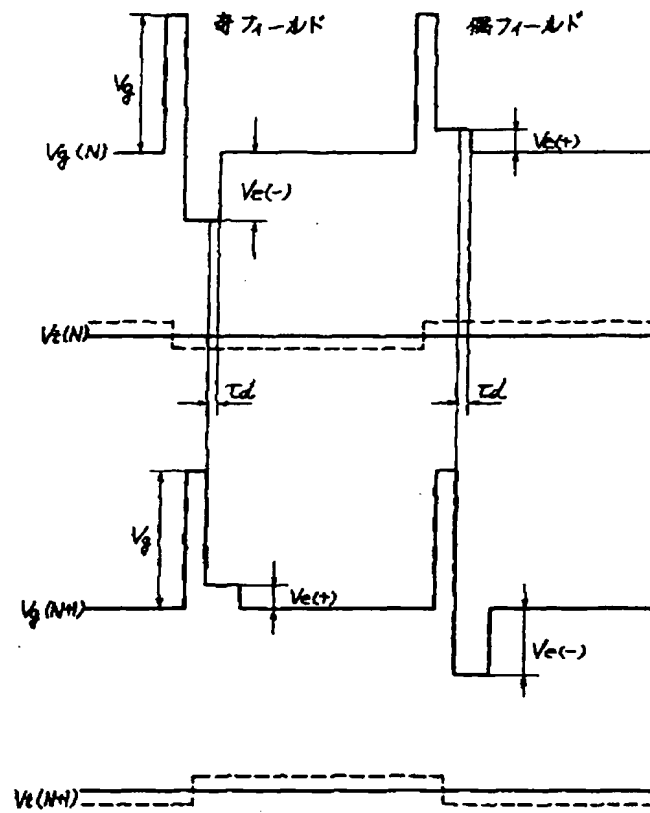
【第8図】



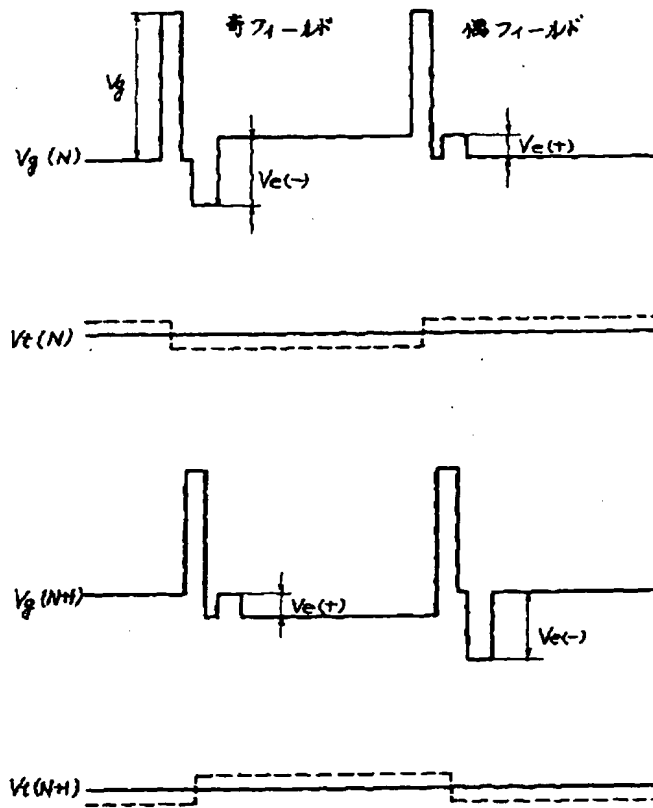
【第12図(b)】



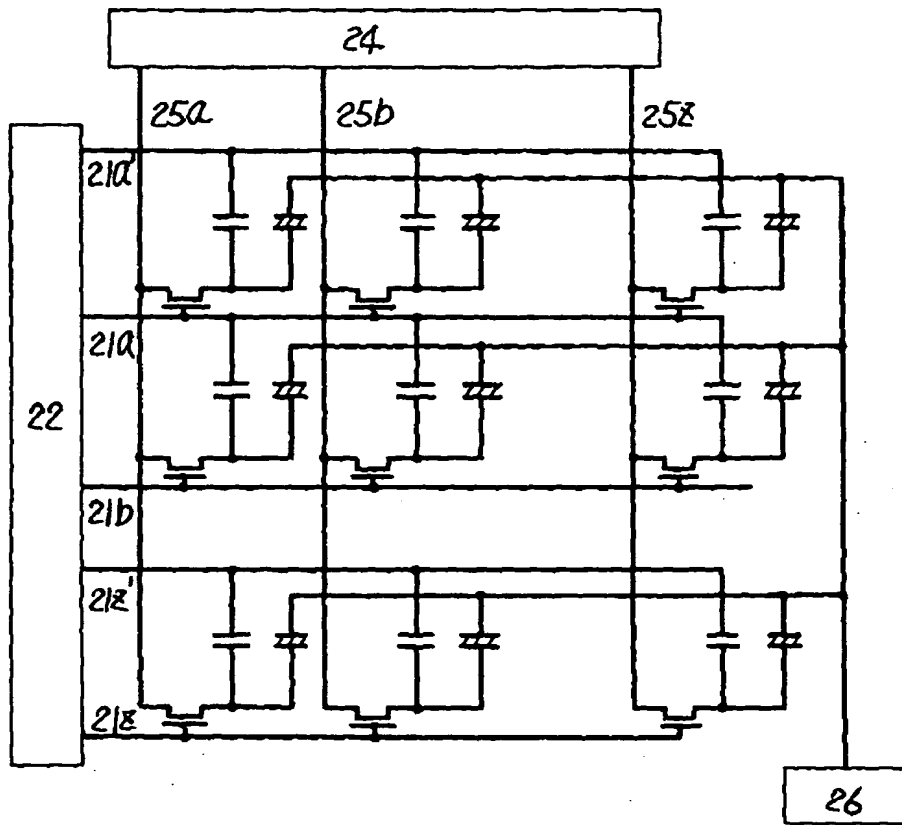
【第9図】



【第10図】

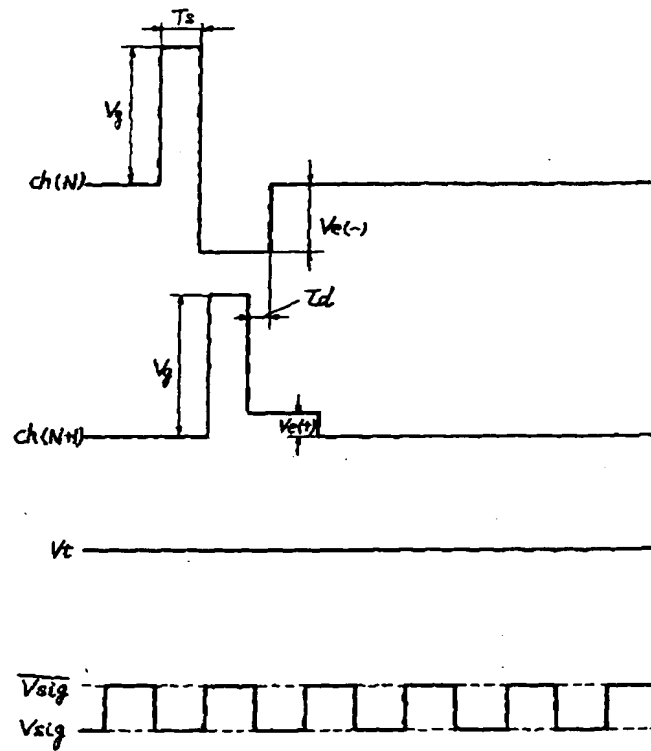


【第11図】



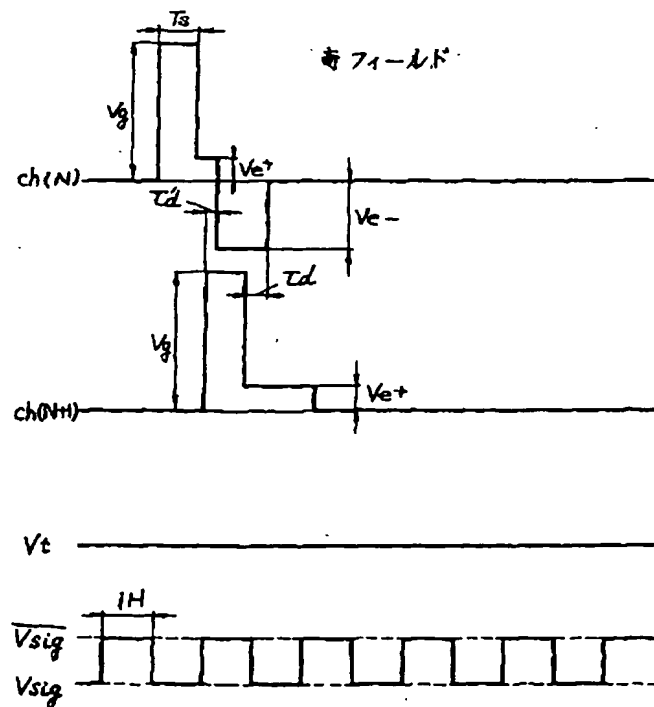
【第12図(a)】

奇フィールド

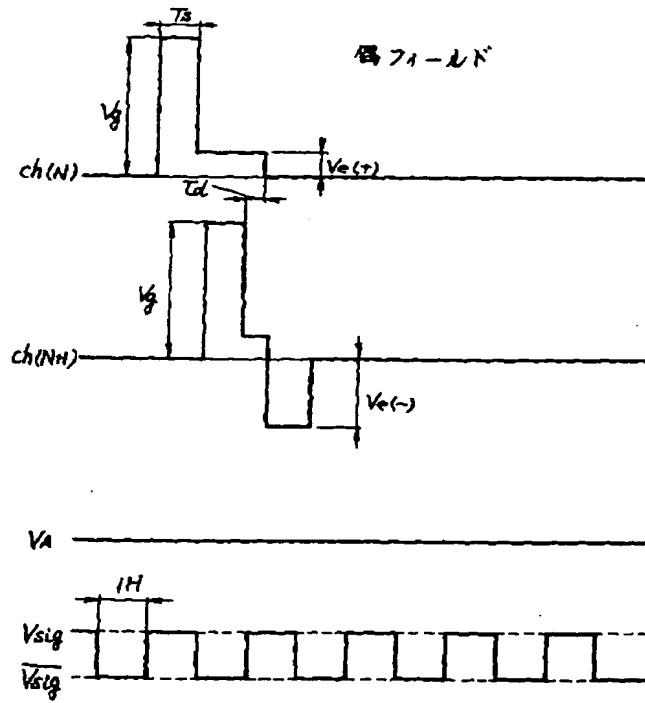


【第13図(a)】

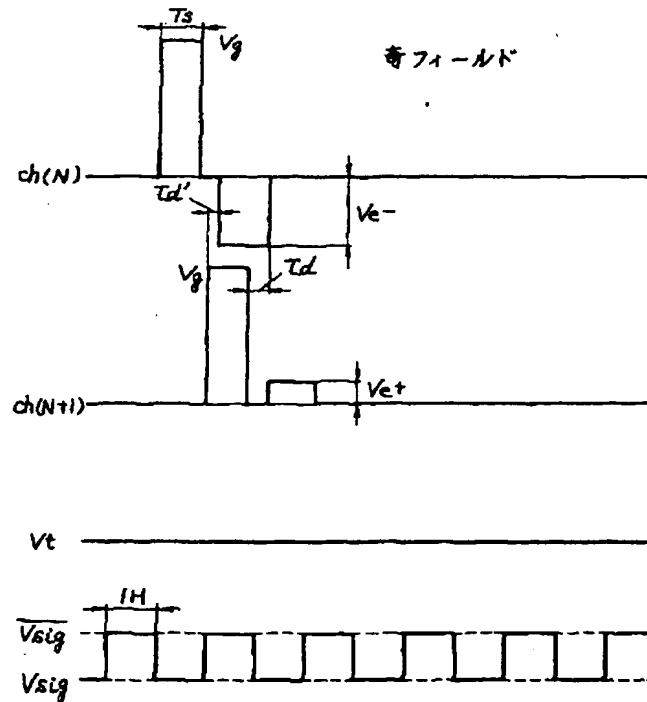
奇フィールド



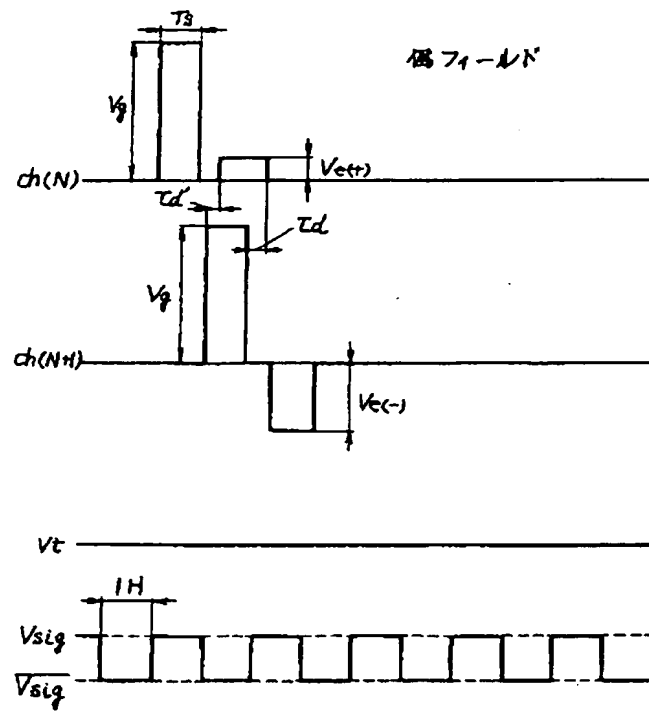
【第13図(b)】



【第14図(a)】



【第14図(b)】



フロントページの続き

- (56) 参考文献 特開 昭60-39620 (J P, A)
 特開 昭63-249896 (J P, A)
 特開 平2-913 (J P, A)

This Page Blank (uspto)